



[12] 发明专利申请公开说明书

[21] 申请号 02140213.2

[43] 公开日 2003 年 2 月 12 日

[11] 公开号 CN 1396617A

[22] 申请日 2002.6.28 [21] 申请号 02140213.2

[30] 优先权

[32] 2001.6.29 [33] JP [31] 200126/2001

[32] 2002.6.14 [33] JP [31] 174599/2002

[71] 申请人 佳能株式会社

地址 日本东京

[72] 发明人 笹栗大助

[74] 专利代理机构 中国国际贸易促进委员会专利商
标事务所

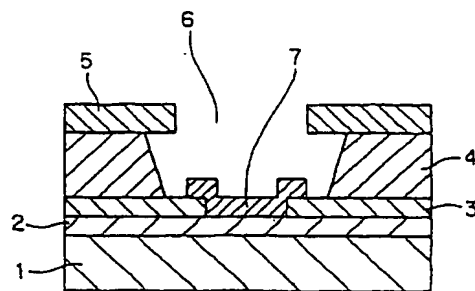
代理人 王以平

权利要求书 3 页 说明书 20 页 附图 23 页

[54] 发明名称 电子发射元件、电子源以及图像形成装置

[57] 摘要

一种电子发射元件，积层有阴极电极、绝缘层、栅电极，形成有除去栅电极的一部分使阴极电极露出的贯通孔，为了提高电子束的聚束性，在该电子发射元件中，只有阴极电极上的电子发射层的中心附近和阴极电极连接。由此，电子束只从和阴极电极连接的电子发射层的中心附近发生，可以实现电子束直径小的电子发射元件以及高精度的图像形成装置。



ISSN 1008-4274

1. 一种电子发射元件，其中在衬底上配置阴极电极和栅电极，从上述阴极电极向被配置在该阴极电极上的电子发射层输送电子，从该电子发射层向真空中发射电子，其特征在于：

上述电子发射层的一部分夹着电子屏蔽层和上述阴极电极连接。

2. 权利要求1所述的电子发射元件，其特征在于：上述阴极电极和上述栅电极夹着绝缘层层叠。

3. 权利要求2所述的电子发射元件，其特征在于：

上述绝缘层以及上述栅电极层具有连通的开口部分，

上述电子发射层，在上述开口部分中被配置在上述阴极电极层上，

上述电子发射层具有，和上述阴极电极直接连接的区域、上述阴极电极、和夹着由绝缘体或者半导体组成的电子屏蔽层连接的区域。

4. 权利要求3所述的电子发射元件，其特征在于：上述电子发射层和上述阴极电极连接的区域，比上述电子发射层和上述电子屏蔽层连接的区域，更靠近上述电子发射层的区域内的中央部分。

5. 权利要求1所述的电子发射元件，其特征在于：如果把上述电子发射层和上述电子屏蔽层连接的区域中的、上述阴极电极和上述电子屏蔽层的传导带之间的能量差设置为 $E1$ ，把上述电子发射层和上述阴极电极连接的区域中的、该阴极电极和电子发射层的传导带之间的能量差设置为 $E2$ ，则上述 $E1$ 和 $E2$ 存在以下关系：

$E1 > E2$ 。

6. 权利要求3所述的电子发射元件，其特征在于：和上述电子发射层连接的上述阴极电极上端面，与和上述电子屏蔽层连接的上述阴极电极上端面相比，更靠近上述衬底一侧。

7. 权利要求1至6中任一项所述的电子发射元件，其特征在于：上述电子发射层，以碳为主要成分。

8. 权利要求1至6中任一项所述的电子发射元件，其特征在于：上述电子发射层具有正的数值的带隙。

9. 权利要求 1 至 6 中任一项所述的电子发射元件, 其特征在于: 上述电子发射层是类金刚石碳膜或者非晶形碳膜。

10. 权利要求 1 至 6 中任一项所述的电子发射元件, 其特征在于: 上述电子发射层, 夹着上述阴极电极以及上述电子屏蔽层和催化剂性导电层连接, 上述电子发射层以碳为主要成分, 并且, 其前端形成圆锥形状或者棱锥形状。

11. 权利要求 1 所述的电子发射元件, 其特征在于: 上述电子屏蔽层是绝缘层。

12. 权利要求 1 至 6 中任一项所述的电子发射元件, 其特征在于: 上述电子发射层, 电阻在 $10\Omega \cdot \text{cm}$ 以上。

13. 权利要求 1 至 6 中任一项所述的电子发射元件, 其特征在于: 从配置在上述电子屏蔽层上的上述电子发射层发射出的电子发射量, 为从和上述电子发射层的上述阴极电极连接的区域发射出的电子发射量的 10% 以下。

14. 权利要求 1 至 6 中任一项所述的电子发射元件, 其特征在于: 上述电子发射层, 在配置在上述电子屏蔽层上的区域和配置在阴极电极上的区域的连接部分中的电阻值, 为 $10^2\Omega \cdot \text{cm}$ 以上。

15. 一种电子源, 其特征在于: 配置有多个权利要求 1 至 6 中任一项所述的电子发射元件。

16. 权利要求 15 所述的电子源, 其特征在于: 上述多个电子发射元件被配线成矩阵形状。

17. 一种图像形成装置, 其特征在于: 具有权利要求 15 所述的电子元件, 和通过照射从该电子源发射出的电子而发光的荧光部件。

18. 一种电子发射元件, 包含: 阴极电极; 配置在上述阴极电极上的具有第 1 孔的电子屏蔽层; 以及配置在上述电子屏蔽层和夹着上述第 1 孔露出的上述阴极电极的一部分上的电子发射层。

19. 权利要求 18 所述的电子发射元件, 还包含: 配置在上述电子屏蔽层上的具有第 2 孔的绝缘层, 以及配置在上述绝缘层上的具有第 3 孔的栅电极。

20. 权利要求 18 所述的电子发射元件，还具有栅电极和绝缘层，上述绝缘层配置在上述栅电极和阴极电极之间。

21. 一种电子源，包含：配置在衬底上的多个电子发射元件，和与上述电子发射元件连接的连线，其中上述电子发射元件是权利要求 18 所述的电子发射元件。

22. 一种图像形成装置，包含权利要求 21 所述的电子源和荧光体。

电子发射元件、电子源以及图像形成装置

技术领域

本发明涉及通过施加电压进行电子发射的电子发射元件、电子源以及图像形成装置。

背景技术

以往，作为电子发射元件，已知大致分为热电子发射元件和冷阴极电子发射元件的两种。在冷阴极发射元件中有电场发射型（以下，称为“FE型”。）、金属/绝缘层/金属型（以下，称为“MIM型”。）和表面传导型电子发射元件等。

作为FE型的例子，已知有在以下文献中公开的情况，即，W.P.Dyke & W.W.Dolan, "Field Emission", Advance in Electron Physics, 8, 89 (1956) 或者 C.A.Spindt, "PHYSICAL Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) 等。

作为MIM型的例子已知有在以下文献中公开的情况，即，C.A.Mead, "Operation of Tunnel-Emission Devices", J. Apply. Phys., 32, 646 (1961) 等。

此外，在最近的例子中，研究了以下方法，即，Toshiaki, Kusunoki, "Fluctuation-free electron emission from non-formed metal-insulator-metal (MIM) cathodes fabricated by low current Anodic oxidation", Jpn. J. Appl. Phys. vol.32 (1993) pp.L1695, Mutsumi Suzuki 等, "An MIM-Cathode Array for Cathodeluminescent Displays", IDW96, (1996) pp.529.

作为表面传导型的例子，有在艾林松的报告（M.I.Elinson, Radio Eng. Electron Phys., 10 (1965)）中记载的方法等，该表面传导型电子发射元件，是利用在形成于衬底上的小面积的薄膜上，使电流与膜

面平行流过,产生电子放射的现象的元件。在表面传导型元件中,有报告说使用了在上述的艾林松的报告中的 SnO_2 薄膜的元件、使用了 Au 薄膜的元件、(G.Dittmer, Thin Solid Films, 9, 317 (1972))、采用 $\text{In}_2\text{O}_3/\text{SnO}_2$ 的元件(M.Hartwelland 和 C.G.Fonstad, IEEE Trans, EDConf., 519 (1983))等。

可是,在图像显示装置中,通过向与电子发射元件相对设置的荧光体(阴极电极),轰击从电子发射元件发射出的电子,使其发光,从而使荧光体发光,但在高精细度的图像形成装置中,需要电子轨道的聚束、电子发射元件尺寸的小型化,驱动电压的低电压以及可靠性高的电子发射元件的制造方法。

在 FE 型电子发射元件中,如图 20 所示,已公知有 Spindt 型,因为电子发射部分的前端形成尖锐的构造,所以电束的聚束困难,难以实现高精细度的图像形成装置。

此外,还提出过,在 Spindt 型电子发射元件中,设置用于使电子束聚束的聚束电极的元件构造,但存在元件构造和制造方法复杂等问题。

与此相反,在例如日本专利特开平 8-96704 中所述的电子发射元件中,如图 21 所示,提出了在栅电极以及绝缘层的开口部分内形成大致平坦的电子发射层,抑制电子束的扩散的构成,但从电子发射层的端部发射出的电子沿着用栅电极和阴极电极形成电场大范围扩散。

此外,在特开平 8-115654 号中公开的例子中,以电子束的聚束为目的,提出了把阴极电极的一部分挖成凹槽状,在该被开挖的区域中设置电子发射层的构造,但在这种构成的情况下,例如,如图 23 所示,当在开挖的侧壁,和未开挖部分的区域上附着有电子发射层的情况下等下,不能得到电子束的聚束效果,在元件的制造时,需要高精度的定位技术,存在元件的一致性的问题。

发明内容

为了实现上述目的,本发明提供一种电子发射元件,其中,在衬底上配置阴极电极和栅电极,从上述阴极电极向被配置在该阴极电极

上的电子发射层输送电子，从该电子发射层向真空中发射电子，其特征在于：上述电子发射层的一部分夹着电子屏蔽层与上述阴极电极连接。

此外，优选地，上述阴极电极和上述栅电极夹着绝缘层层叠。

此外，优选地，上述绝缘层以及上述栅电极层具有连通的开口部分，上述电子发射层，在上述开口部分内被设置在上述阴极电极层上，上述电子发射层具有，和上述阴极电极直接连接的区域、上述阴极电极、和夹着由绝缘体或者半导体组成的电子屏蔽层连接的区域。

此外，优选地，上述电子发射层和上述阴极电极连接的区域，与上述电子发射层和上述电子屏蔽层连接的区域相比，更靠近上述电子发射层的区域内的中央部分。

优选地，如果把上述电子发射层和上述电子屏蔽层连接的区域中的、上述阴极电极和上述电子屏蔽层的传导带之间的能量差设置为 $E1$ ，把上述电子发射层和上述阴极电极连接的区域中的、该阴极电极和电子发射层的传导带之间的能量差设置为 $E2$ ，则上述 $E1$ 和 $E2$ ，存在 $E1 > E2$ 的关系。

此外，优选地，和上述电子发射层连接的上述阴极电极上端面，与和上述电子屏蔽层连接的上述阴极电极上端面相比更靠近上述衬底一侧。

此外，优选地，上述电子发射层，以碳为主要成分。

此外，优选地，上述电子发射层具有正的数值的带隙。

此外，优选地，上述电子发射层，是类金刚石碳膜或者非晶形碳膜。

此外，优选地，上述电子发射层，夹着上述阴极电极以及上述电子屏蔽和催化剂性导电层连接，上述电子发射层以碳为主要成分，并且，其前端形成圆锥形状或者角锥形状。

此外，优选地，上述电子屏蔽层是绝缘层。

此外，优选地，上述电子发射层，其电阻在 $10\Omega \cdot \text{cm}$ 以上。

此外，优选地，从配置在上述电子屏蔽层上的上述电子发射层发

射出的电子的发射量，是在从上述电子发射层的和上述阴极电极连接的区域发射出的电子的发射量的 10% 以下。

此外，优选地，上述电子发射层，在配置在上述电子屏蔽层上的区域和配置在上述阴极电极上的区域的连接部分处的电阻值，为 $10^2 \Omega \cdot \text{cm}$ 以上。

此外，本发明是以配置多个上述电子发射元件构成为特征电子源。

此外，优选地，上述多个电子发射元件以矩阵形配线。

此外，本发明是以具有通过照射从该电子源发射出的电子而发光的发光部件为特征的图像形成装置。

附图说明

图 1 是展示本发明的电子发射元件的一例的图。

图 2 是展示本发明的电子发射元件的驱动的一例的图。

图 3 是展示本发明的电子发射元件的制造方法的一例的图。

图 4 是展示本发明的电子发射元件在电子发射中的机构的示意图。

图 5 是展示本发明的电子发射元件的电子轨道的图。

图 6 是展示本发明的电子束的图。

图 7 是展示本发明的电子发射元件的一例的图。

图 8 是展示本发明的电子发射元件的一例的图。

图 9 是展示本发明的电子发射元件的一例的图。

图 10 是展示图 9 所示的元件构造的电子轨道的图。

图 11 是展示本发明的电子发射元件的一例的图。

图 12 是展示本发明的电子发射元件的一例的图。

图 13 是展示本发明的电子发射元件的一例的图。

图 14 是把本发明的电子发射元件配置成矩阵形状的示意图。

图 15 是使用本发明的电子发射元件形成图像形成装置的示意图。

图 16 是展示在图像形成装置中使用的荧光体的一例的示意图。

图 17 是使用本发明的电子发射元件，形成图像形成装置的示意

图。

图 18 是展示本发明的电子发射元件的一例的图。

图 19 是展示本发明的电子发射元件的一例的图。

图 20 是展示以往电子发射元件的示意图。

图 21 是展示以往电子发射元件的示意图。

图 22 是展示以往电子发射元件的电子轨道的示意图。

图 23 是展示以往电子发射元件的示意图。

具体实施方式

以下参照附图详细说明本发明最佳的实施方案。但是，在本实施方案中所述的构成零件的尺寸、材质、形状、及其相对配置等，并没有特别的限制，并未把本发明的范围只限定于本实施方案的意思。

图 1 至图 4 是展示采用本发明的电子发射元件的构造以及制造方法的一例，和说明本发明的电子发射元件的原理的示意图。

首先，具体参照图 1 至图 3 说明涉及本发明的实施方案的电子发射元件的整体构成以及制造方法。图 1 是涉及本发明的实施方案的电子发射元件的示意图（（a）是示意图的断面图，（b）是示意图的平面图），图 2 是配线成可以施加电压的状态下的电子发射元件的示意图。此外，图 3 是本发明的实施方案的电子发射元件的制造工序。

本实施方案的电子发射元件，大致由被配置在衬底 1 上的阴极电极 2、绝缘层 4、栅电极 5、被配置在阴极电极上的电子发射层（包含电子发射材料的层）7、被配置在阴极电极和电子发射层之间的一部分上的电子屏蔽层 3、与它们相对配置的阳极电极 9 构成。

如果说明本发明的电子发射元件的制造方法的一例，则在预先表面被充分洗净的石英玻璃、减少了 Na 等的杂质含量的玻璃、青板玻璃以及硅衬底等上用阴极溅镀法等积层了 SiO_2 的积层体、氧化铝等的绝缘性的衬底 1 上，形成阴极电极 2。

上述阴极电极 2 一般具有导电性，由蒸镀法、阴极溅镀法等一般的真空成膜技术、光刻法技术形成。阴极电极 2 的材质，从以下材料中适当地选择。例如，Be、Mg、Ti、Zr、Hf、V、Nb、Mo、W、Al、

Cu、Ni、Cr、Au、Pt、Pd 等金属或者合金材料，TiC、ZrC、HfC、TaC、SiC、WC 等的碳化物，HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、GdB₄ 等的硼化物，TiN、ZrN、HfN 等的氮化物、Si、Ge 等的半导体，碳等。

作为上述阴极电极 2 的厚度，被设定在从数十 nm 至数百 μm 的范围内，优选地在数百 nm 至数 μm 中选择。

然后，在上述阴极电极 2 上继续堆积电子屏蔽层 3。该电子屏蔽层 3，用阴极溅镀法等的一般的真空成膜法、热氧化法、阴极氧化法等形式，作为其厚度，被设定在数 nm 至数 μm 范围内，优选地在数十 nm 至数百 nm 的范围内选择。

进而，在上述电子屏蔽层 3 上，堆积绝缘层 4。该绝缘层 4，用阴极溅镀法等一般的真空成膜法、热氧化法、阴极氧化法等形式，作为其厚度，被设定在数 nm 至 μm 范围内，优选地在数十 nm 至数百 nm 范围内选择。

然后，在上述绝缘层 4 上堆积栅电极 5。这样形成的积层体（1，2，3，4，5）展示于图 3（a）。该栅电极 5，具有和上述阴极电极 2 同样的导电性，由蒸镀法、阴极溅镀法等一般的真空成膜技术、光刻技术形成。上述栅电极 5 的材料，从以下材料中适当地选择。例如，Be、Mg、Ti、Zr、Hf、V、Nb、Mo、W、Al、Cu、Ni、Cr、Au、Pt、Pd 等的金属或者合金材料，TiC、ZrC、HfC、TaC、SiC、WC 等的碳化物，HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、GdB₄ 等的硼化物，TiN、ZrN、HfN 等的氮化物、Si、Ge 等的半导体，碳等。

作为上述栅电极 5 的厚度，被设置在数十 nm 至数 μm 范围内，优选地在数十 nm 至数百 nm 的范围内选择。

以下，如图 3（b）所示，采用光刻技术，把上述电子屏蔽层 3、绝缘层 4、栅电极 5 的一部分从上述衬底 1 上通过蚀刻工序除去，形成上述阴极电极 2 露出那样的开口部分 6。本蚀刻工序，可以在上述阴极电极 2 上停止，也可以在蚀刻上述阴极电极 2 的一部分后停止。

本工序中形成的开口部分 6，可以列举空穴型、狭缝型等，可以

用所需要的电子束形状和驱动电压等选择适当的形状。开口区域的尺寸，用需要的电子束尺寸、驱动电压等从最佳区域选择，其尺寸可以从数 nm 至数十 μm 范围内选择。

以下，如图 3 (c) 所示，进行进一步除去上述绝缘层 4 的侧壁的蚀刻工序。本工序，例如可以列举使用氟酸溶液等的溶液的蚀刻工序等，但除此以外，还可以选择使用等离子体进行各向同性蚀刻的条件。此外，在开口上述栅电极的工序中，通过设定最佳的蚀刻条件，也可以在上述栅电极的开口工序中，省略绝缘层的侧壁蚀刻工序。

最后，如图 3 (d) 所示，在上述开口区域 6 内，堆积电子发射层 7。此时，形成上述电子发射层 7 的材料，可以只存在于上述开口区域 6 内，也可以如图 12 所示，还覆盖在上述栅电极 5 上。

此外，本发明不只具有上述那样的开口区域的形态，如图 13 所示，还可以很好地适用于把阴极电极 2 夹着绝缘层 4 配置在栅电极 5 上的构造。

在此，当实现高精细度的电子发射元件的情况下，需要可以通过控制电子束聚束的元件构造，但在以往技术的电子发射元件中，如果在元件上施加电压驱动从电子发射元件发射电子，则由于在电子发射部分附近形成的电场，使一部分电子由该电场推进，电子束的聚束困难。

本发明就是解决上述课题，实现高精细电子发射元件的发明。以下，对于本发明的电子发射元件，用图 4 以及图 5 详细说明电子发射的机构。

图 4 是展示实际驱动本发明的电子发射元件时的电子输送状态，图 5 是展示电子被发射到真空中的状态。

图 4 (a) 展示在本发明的电子发射元件的上述电子发射层 7 中，发射电子的区域和不发射电子的区域的断面图。此外，图 4 (b) 是用能量带图展示从阴极电极 2 向上述电子发射层的电子输送过程的示意图，相当于在图 4 (a) 中的 A-A' 断面以及 B-B' 断面。

在本发明的电子发射元件中，如图 4 (b) 所示，在电子发射的区

域中,从上述阴极电极2向电子发射层注入电子,该电子被发射到真空中。

另一方面,在插入有不发射电子的上述电子屏蔽层3的区域中,在从上述阴极电极2向上述电子发射层7输送电子前,与电子发射层7相比存在很大的能量壁垒,阻止从阴极电极向电子发射层的电子注入,其结果可以形成不发生电子发射的区域。

而后,为了进一步有效地不使电子从被配置在电子屏蔽层上的电子发射层发射,在本发明的电子发射膜上,在室温下,要求在电子发射层的传导带上不存在自由电子(除了从阴极电极注入的电子以外不存在)。即,本发明的电子发射膜,至少由非金属材料构成。因此,本发明的电子发射膜,希望费米顺位和传导带间的能隙在0.3eV以上。这是因为在该值以下时,在室温(300K)中注意到自由电子存在于传导带中的缘故。通过使用这种构成的电子发射膜,可以有效地抑制从位于电子屏蔽层上的电子发射膜发射电子。

在本发明的电子发射元件中,通过上述的电子发射机构,上述电子发射层可以从具有正的能带隙的材料中选择。因此,如果列举电子发射膜的具体的材料,则例如有Si和SiC等,但最好使用已知是低电场电子发射材料的金刚石和类金刚石碳、非晶形碳等。

此外,在本发明的电子发射膜中,不只是上述的构造,只要是从和阴极电极直接连接的区域注入到电子发射层的电子,不移动到电子屏蔽层上的电子发射膜,或者即使移动到其上也可以确实不从电子屏蔽层上的电子发射膜发射的构造即可。如果是这样构成,并不限于上述的材料,可以使用其他的材料。具体地说,只要控制来自被配置在电子屏蔽层上的电子发射膜的发射电子量,在来自直接与阴极电极连接的区域的发射电子量的10%以下即可。因此,具体地说,只要把电子发射膜的电阻设置在 $10\Omega \cdot \text{cm}$ 以上即可。或者,只要直接和阴极电极连接的电子发射膜的一部分区域,和存在于电子屏蔽层上的电子发射膜的区域的边界部分是有效的高电阻即可。具体地说,只要边界部分的电阻在 $10^2\Omega \cdot \text{cm}$ 以上即可。

通过使用上述那样的电子发射膜,如图5所示,如果实际驱动本发明的电子发射元件,则可以防止形成有电子屏蔽层的区域的电子发射,可以实现电子束的聚束。特别是,形成有上述电子屏蔽层的区域附近,在因该元素构造引起电场变化大的区域中,电子发射的防止在电子束的聚束中有效。

此外,本发明的电子发射元件的电子屏蔽层,是为了防止从阴极电极2向电子发射层7的电子注入的层,从被形成在阴极电极和电子屏蔽层界面上的能量壁垒,比被形成在阴极电极和电子发射层界面上的能量壁垒还大的材料中选择,例如从 SiO_2 和 SiN_x 等的绝缘材料和半导体材料中选择。

其结果,本发明的电子发射元件,如图6所示与以往的不存在电子屏蔽层的电子发射元件相比,可以实现电子束的聚束。

在本发明的电子发射元件中,是把电子屏蔽层插入在阴极电极和电子发射层之间,为了聚束电子束,例如,可以是如图7所示用绝缘层形成阴极电极的一部分表面的构造等。

此外,如图8所示,也可以是不除去开口区域6内的绝缘层侧壁的构造。

此外,如图9所示,是把开口区域6内的阴极电极的表面设置成沟状的挖入构造,如图10所示,可以控制开口区域6内的电场分布,更可以设置成聚束电子束的元件构造。

进而,如图11所示,在绝缘层被倾斜状地除去的情况下,通过设置成电子发射层跨过该绝缘层的一部分的构造,就可以把该绝缘层作为电子屏蔽层使用。

在前面说明的电子发射层元件的构造例子中,如图12所示可以用和电子发射层同样的材料被覆栅电极之上的构造。这种情况下,可以作为栅电极的保护层等使用。

此外,如图18所示,可以是有选择地只氧化上述开口区域6内的露出的阴极电极表面,在除去该氧化层的一部分后,配置电子发射层7的构造。

进而,在本发明中,可以把前端尖锐的材料,即碳纤维作为电子发射层使用。作为碳纤维,理想的有碳纳米管(分别具有在纤维轴周围的圆筒的纤维(单层碳纳米管))、多层碳纳米管(分别具有在纤维轴周围的多个圆筒的纤维),或者石墨纳米纤维(具有与纤维轴非平行地堆积的圆筒的纤维)。理由是可以得到大的发射电流,在这些碳纤维中,石墨纳米纤维特别适用。此外,在上述的碳纤维中,还有碳纤维具有盘管形状的碳纳米盘管。

这种情况下,在阴极电极2上,首先,堆积催化剂性的粒子。以下,从催化剂性的粒子开始通过CVD法使其长出上述的碳纤维。这样,如图19所示,配置包含碳纤维100的发射电子层7。

以下,说明用于图像形成装置的例子。

图14是展示把本发明的电子发射元件配置成矩阵形状的状态的实施例。

此外,有关配置多个本发明可以适用的电子发射元件得到的图像形成装置,用图15说明。在图15中,1111是电子源基体,1112是X方向配线,1113是Y方向配线。1114是本发明的电子发射元件,1115是连线。

在图15中,m根的X方向配线1112,由DX1、DX2……DXm组成,用在蒸镀法中形成的厚度约 $1\mu\text{m}$,宽度 $300\mu\text{m}$ 铝系列配线材料构成。适当地设计配线的材料、膜厚度、宽度。Y方向配线1113由厚度 $0.5\mu\text{m}$ 、宽度 $100\mu\text{m}$ 、DY1、DY2、DYn的n条配线组成,和X方向配线1112一样地形成。在这些m条的X方向配线1112和n条的Y方向配线1113之间,设置未图示的厚度约 $1\mu\text{m}$ 的层间绝缘层,把两者电气性分开(m、n,都是正整数)。

未图示的层间绝缘层,是使用阴极溅镀法形成的绝缘层。例如,形成有X方向配线1112的基体1111的全面或者一部分被形成需要的形状,特别要适当地设定膜厚度、材料、制造方法,使得可以耐受X方向配线1112和Y方向配线1113的交叉部分的电位差。X方向配线1112和Y方向配线1113,分别作为外部端子被引出。

构成本发明的发射元件 1114 的各电极（未图示），通过由 m 条的 X 方向配线 1112 和 n 条的 Y 方向配线 1113 和导电性金属等构成的连线（未图示），各自电气连接。

在 X 方向配线 1112 上，连接未图示的扫描信号施加装置，它施加用于选择排列在 X 方向上的本发明的电子发射元件 1114 的行的扫描信号。另一方面，在 Y 方向配线 1113 上，连接未图示的调制信号发生装置，它用于根据输入信号调制排列在 Y 方向上的本发明的电子发射元件 1114 的各列。被施加在各电子发射元件上的驱动电压，作为施加在该元件上的扫描信号和调制信号的差电压提供。在本发明中，Y 方向配线被连接在高电位、X 方向配线被连接在低电位。通过这样的连接，可以得到电子束的聚束效果。

如果采用上述构成，则使用单纯的矩阵排列，选择各自的元件，可以独立地驱动。

可以形成使用这种单纯的矩阵配置的电子源构成的图像形成装置的显示板。

进而，在使用了本发明的电子发射元件的图像形成装置中，考虑发射出的电子轨迹，把荧光体对准元件上部配置。

图 16 是展示用于本实施例的显示板上的荧光膜的示意图。

在是彩色荧光膜的情况下，通过荧光体的排列，由图 16(a) 所示的被称为黑条或者图 16(b) 所示的被称为黑底等的黑色导电材料 141 和荧光体 142 构成。

设置黑条、黑底的目的是，在彩色显示的情况下，通过把必要的三原色荧光体的各荧光体 142 之间的颜色分界部分涂成黑色，使混色等不显著，抑制在荧光膜 142 中由外光反射引起的对比度低下。

作为黑条的材料，在本实施例中使用把通常使用的石墨作为主要成分的材料。

在图 15 中在荧光膜 1124 的内侧面上，通常设置金属衬垫 1125。

金属衬垫是制作是，在荧光膜制作后，进行荧光膜的内面侧表面的平滑处理（通常，被称为“镀膜”），其后用真空蒸镀等堆积 A1。

在荧光屏 1126 上, 因为进一步提高荧光膜 1124 的导电性, 所以在荧光膜 1124 的外面一侧设置透明电极 (未图示)。

在进行显示板的密封时, 当是彩色的情况下, 需要使各颜色荧光体和电子发射元件对应, 充分的对位是不可缺的。

在本实施方案中配置与电子源的正上对应的荧光体。

说明图 17 所示的扫描电路。同样的电路, 在内部具备 M 个开关元件 (图中, 用 S1 至 Sm 示意性地展示)。各开关元件, 选择直流电压源 Vx 的输出电压或者 0[V] (接地电位) 之一, 和显示板 1301 的端子 Dx1 至 Dxm 电气连接。S1 至 Sm 的各开关元件, 根据控制电路 1303 输出的控制信号 Tscan 动作, 例如可以通过组合 FET 那样的开关元件构成。

直流电压源 Vx, 被设定为输出一定的电压, 使得在本例子的情况下, 被施加在根据本发明的电子发射元件的特性 (电子发射阈值电压) 不扫描的元件上的驱动电压在发射阈值电压以下。

控制电路 1303, 具有根据从外部输入的图像信号整合各部分的动作, 以进行适当的显示的功能。控制电路 1303, 根据从同步信号分离电路 1306 送出的同步信号 Tsync, 对各部分发生 Tscan 以及 Tsft 以及 Tmry 的各控制信号。

同步信号分离电路 1306, 是用于从由外部输入的 NTSC 方式的电视信号中分离同步信号成分和亮度信号成分的电路, 可以用一般的频率分离 (滤波器) 电路构成。由同步信号分离电路 1306 分离的同步信号, 由垂直同步信号和水平同步信号组成, 而在此为了便于说明作为 Tsync 信号图示。从上述电视信号分离出的图像的亮度信号成分为了方便表示为 DATA 信号。该 DATA 信号被输入移位寄存器 1304。

移位寄存器 1304, 是用于把按时间序列串行输入的上述 DATA 信号, 在图像的每一行进行串行/并行转换的寄存器, 根据从上述控制电路 1303 送出的控制信号 Tsft 动作 (即, 控制信号 Tsft, 也可以说是移位寄存器 1304 的移位时钟脉冲。)。经串行/并行转换的图像 1 行 (相当于电子发射元件 N 个元件的驱动数据) 的数据, 作为 Id1 至 Idn

的 N 个并行信号从上述移位寄存器 1304 输出。

行存储器 1305, 是用于只在必要的时间间隙存储图像 1 行的数据的存储装置, 根据从控制电路 1303 发送的控制信号 $Tmry$, 适当地存储 $Id1$ 至 Idn 的内容。被存储的内容, 被作为 $I'd1$ 至 $I'dn$ 输出, 被输入调制信号发生器 1307。

调制信号发生器 1307, 是用于分别根据图像数据 $Id'1$ 至 $Id'n$ 适当地驱动本发明的各电子发射元件的信号源, 该输出信号, 通过端子 $Dox1$ 、 $Doy n$ 施加在显示板 1301 内的本发明的电子发射元件上。

如上所述, 可以适用本发明的电子发射元件对于发射电流 Ie 具有以下基本特性。即, 在电子发射中有明确的阈值电压 Vth , 只在施加 Vth 以上的电压时产生电子发射。对于电子发射阈值以上的电压, 对应元件的施加电压的变化, 发射电流也变化。因此, 当在本元件中施加脉冲式的电压的情况下, 例如即使施加电子发射阈值以下的电压也不会发生电子发射, 但当在施加电子发射阈值以上的电压的情况下, 输出电子束。此时, 通过改变脉冲的峰值 Vm , 可以控制输出电子束的强度。此外, 通过改变脉冲的幅度 Pw , 可以控制输出的电子束的电荷的总量。

因而, 作为根据输入信号调制电子发射元件的方式, 可以采用电压调制方式、脉冲幅度调制方式等。在实施电压调制方式时, 作为调制信号发生器 1347, 可以使用如发生一定长度的电压脉冲, 根据被输入的数据适当地调制脉冲的峰值那样的电压调制方式的电路。

在实施脉冲宽度调制方式时, 作为调制信号发生器 1307, 可以使用如发生一定的峰值的电压脉冲, 根据被输入的数据适当地调制电压脉冲的幅度那样的脉冲幅度调制方式的电路。

移位寄存器和行存储器, 可以采用数字信号方式或者模拟信号方式的存储器。这是因为只要可以以规定的速度进行图像信号的串行/并行变换和存储即可的缘故。

在使用数字信号式的情况下, 需要把同步信号分离电路 1306 的输

出信号 DATA 数字化,但这只需要在 1306 的输出部分上设置 A/D 转换器即可。与此相关,行存储器 1305 的输出信号根据数字信号或者模拟信号的不同,在调制信号发生器 1307 中使用的电路有些不同。即,在使用数字信号的电压调制方式的情况下,在调制信号发生器 1307 中,例如使用 D/A 转换电路,根据需要附加放大电路等。在脉冲幅度调制方式的情况下,在调制信号发生器 1307 中,例如使用组合了高速发振器以及计数发振器的输出的波数的计数器以及比较计数器的输出值和上述存储器的输出值的比较器的电路。根据需要,也可以附加用于把比较器输出的经脉冲调制的调制信号,电压放大至本发明的电子电子发射元件的驱动电压的放大器。

在使用模拟信号的电压调制方式的情况下,在调制信号发生器 1307 中,可以采用例如使用运算放大器等的放大电路,根据需要也可以附加电平移位电路等。在脉冲幅度调制方式的情况下,例如,可以采用电压控制型发振电路(VCO),根据需要也可以附加用于电压放大至本发明的电子电子发射元件的驱动电压的放大器。

在此所述的图像形成装置的构成,是可以适用本发明的图像形成装置的一例,根据本发明的技术思想可以有各种各样的变形,有关输入信号,列举了 NTSC 方式,但输入信号并不限于此,除了 PAL、SECAM 方式等外,与其相比还可以采用由多扫描线组成的 TV 信号(例如,包含 MUSE 方式的高品质 TV)方式。

此外,除了显示装置外,还可以作为用感光性磁鼓构成的光打印机的图像形成装置等使用。

以下,对本发明的实施例,进一步详细说明。

(实施例 1)

图 1 是展示用本实施例制作的电子发射元件的断面图,以及平面图的一例,图 3 是展示本发明的电子发射元件的制造方法的一例。以下,详细说明本实施例的电子发射元件的制造工序。

衬底 1 使用石英,在进行充分清洗后,在用阴极溅镀法作为阴极电极 2 堆积厚度 300nm 的 Ti 后,作为电子屏蔽层 3 使用 CVD 法堆积

100nm 的 SiN_x 膜。

然后，用 CVD 法在 SiN_x 上堆积 400nm 的 SiO_2 ，接着作为栅电极，用阴极溅镀法堆积 100nm 的 Ta。

在如上所述形成的积层衬底上，用光刻法和采用 RIE 的干蚀刻法，在栅电极上形成 104 个 $\phi 0.5 \mu\text{m}$ 的开口区域，接着，用 RIE 顺序蚀刻 SiO_2 、 SiN_x ，在阴极电极表面停止。这时，在 SiO_2 和 SiN_x 的蚀刻工序中，调节蚀刻条件以变为锥形形状。

以下，用缓冲氟酸，蚀刻 SiO_2 ，形成如图 3(c) 所示的四槽构造。

然后，在如上述那样形成的积层衬底上，使用 CVD 法堆积 50nm 的美金刚石碳膜作为电子发射层。这时，把上述的蚀刻工序时的光刻胶用作去除层 (lift-off layer)。

把上述那样制造电子发射元件，配置在真空容器内，配置在栅电极和阴极电极之间施加 15V 的脉冲电压，在电子发射元件上部，夹着 2mm 的距离施加 10kV 电压的荧光体。

其结果，可以得到聚束为 $38 \mu\text{m}$ 的电子束。

(实施例 2)

在和实施例 1 一样的积层衬底上，使用干蚀刻装置，形成 104 个 $\phi 0.5 \mu\text{m}$ 的开口区域。但是，该蚀刻工序，在把阴极电极挖入到 50nm 四槽的时刻停止。

以下，和实施例 1 一样，作为电子发射层，堆积美金刚石碳膜，在真空容器内评价电子发射特性。

其结果，可以得到聚束为 $32 \mu\text{m}$ 的电子束。

(实施例 3)

衬底 1 使用石英，在充分洗净后，在用阴极溅镀法堆积厚度 300nm 的 Pd 作为阴极电极后，氧化该 Pd 电极表面 70nm，形成 PdO 层。

然后，用 CVD 法堆积 300nm 的 SiO_2 ，接着用阴极溅镀法堆积 100nm 的 Ta 作为栅电极。

在上述那样形成的积层衬底上，用光刻和采用 RIE 的干蚀刻，在栅电极上形成 104 个 $\phi 0.3 \mu\text{m}$ 的开口区域，接着，用 RIE 蚀刻 SiO_2 ，

在 PdO 表面停止。这时，在 SiO₂ 蚀刻工序中，调节蚀刻工序使得形成锥度形状。

然后，用缓冲氟酸，蚀刻 SiO₂，形成如图 3 (c) 所示那样的凹槽构造。

然后，在氢的还原气氛中向开口区域上照射氢离子，只在和开口宽度同样的区域上还原 PdO，使 Pd 电极露出。

然后，在如上述那样形成的积层衬底上，使用 CVD 法堆积 50nm 的类金刚石碳膜作为电子发射层。

把上述那样制造的电子发射元件配置在真空容器内，配置在栅电极和阴极电极间施加 15V 脉冲电压，在电子发射元件上部，夹着 2mm 的距离施加 10kV 的电压的荧光体。

其结果，可以得到聚束为 32 μm 的电子束。

(实施例 4)

衬底 1 使用石英，在充分洗净后，用阴极溅镀法堆积厚度 300nm 的 Ti 作为阴极电极 2。

然后，用 CVD 法在 Ti 上堆积 500nm 的 SiO₂，接着作为栅电极，用阴极溅镀法堆积 100nm 的 Ta 作为栅电极。

在如上述那样形成的堆积衬底上，用光刻法和采用 RIE 的干蚀刻，在 Ta 栅电极上形成 104 个 $\phi 0.5 \mu\text{m}$ 的开口区域。

接着，用采用缓冲氟酸的湿蚀刻除去 SiO₂，在 Ti 电极表面停止。这时，形成如图 11 所示的凹槽形状。

然后，在如上述那样形成的积层衬底上，使用 CVD 法堆积 50nm 的类金刚石碳膜作为电子发射层。

把如上述那样制造的电子发射元件，配置在真空容器内，配置在栅电极和阴极电极之间施加了 15 脉冲电压，在电子发射元件上部，夹着 2mm 施加了 10kV 的电压的荧光体。

其结果，可以得到聚束为 38 μm 的电子束。

(实施例 5)

和实施例 1 一样，在积层衬底上形成类金刚石碳膜。这时，在实

施例 1 中, 使用光刻胶层作为去除层, 但在本实施例中, 在除去光刻胶层后, 通过堆积类金刚石碳膜, 用类金刚石碳膜被覆栅电极表面。

把如上述那样制造的电子发射元件, 配置在真空容器内, 配置在栅电极和阴极电极之间施加了 15V 脉冲电压, 在电子发射元件上部, 夹着 2mm 距离施加 10kV 电压的荧光体。

其结果, 可以得到聚束为 $38\mu\text{m}$ 的电子束。此外, 即使在驱动中引起元件发射时, 由于时序电极上的类金刚石碳膜成为保护膜, 因而可以降低对元件的损伤。

(实施例 6)

在形成有和实施例 1 一样的开口区域的积层衬底上, 作为电子发射层形成另一晶体金刚石膜。

把上述那样制造的电子发射元件配置在真空容器内, 配置在栅电极和阴极电极之间施加 13V 脉冲电压, 在电子发射元件上部夹着 2mm 的距离施加 10kV 电压的荧光体。

其结果, 可以得到聚束为 $38\mu\text{m}$ 的电子束。

此外, 即使使用非晶形碳膜作为发射电子层, 也可以得到被聚束的电子束。

(实施例 7)

在对衬底 1 进行充分洗净后的 N 型 Si 上, 用 CVD 法堆积 100nm 的 SiN_x 。在本实施例中, N 型 Si 兼用作衬底和阴极电极层。

然后, 在 SiN_x 上用 CVD 法堆积 400nm 的 SiO_2 , 接着作为栅电极用阴极溅镀法堆积 100nm 的 Ta。

在如上述那样形成的积层衬底上, 用光刻和采用 RIE 的干蚀刻, 在栅电极上形成 104 个 $\phi 0.5\mu\text{m}$ 的开口区域, 接着, 用 RIE 顺序蚀刻 SiO_2 、 SiN_x , 在阴极电极表面停止。这时, 在 SiO_2 和 SiN_x 的蚀刻工序中, 调节蚀刻条件以实现圆锥形状。

然后, 用缓冲氟酸, 蚀刻 SiO_2 , 形成图 3 (c) 所示那样的凹槽构造。

然后, 在如上述那样形成的积层衬底上, 使用 CVD 法堆积 50nm

的类金刚石碳膜作为电子发射层。这时,把上述蚀刻工序时的光刻胶,作为去除层使用。

把上述那样制造的电子发射元件配置在真空容器内,配置在栅电极和阴极电极之间施加 14V 脉冲电压,在电子发射元件上部夹着 2mm 的距离施加 10kV 电压的荧光体。

其结果,可以得到聚束为 $37\mu\text{m}$ 的电子束。

(实施例 8)

在本实施例中,说明图 13 所示的构造。

衬底 1 使用石英,在进行充分洗净后,在用阴极溅镀法堆积厚度 300nm 的 Ta 作为栅电极 5 后,作为绝缘层 4 使用 CVD 法堆积 400nm 的 SiO_2 膜。

然后,在 SiO_2 上,在阴极电极上用阴极溅镀法堆积 100nm 的 Ti 后,接着用 CVD 法堆积 100nm 的 SiN_x 。

然后,把 SiN_x 的一部分,用光刻和 RIE 进行蚀刻,在阴极电极表面停止。

然后,在如上述那样形成的积层衬底上,使用 CVD 法堆积 50nm 的类金刚石碳膜作为电子发射层。

在如上述那样形成的积层衬底上,用光刻和采用 RIE 的干蚀刻,在栅电极上形成 104 个宽度 $0.5\mu\text{m}$ 的凸起构造,在栅电极上停止。

把上述那样制造的电子发射元件配置在真空容器内,配置在栅电极和阴极电极之间施加 18V 脉冲电压,在电子发射元件上部夹着 2mm 的距离施加 10kV 电压的荧光体。

其结果,可以得到聚束为 $32\mu\text{m}$ 的电子束。

(实施例 9)

在本实施例中,说明图 18 所示的构造。

在对衬底 1 进行充分洗净后的 N 型 Si 上,用 CVD 法堆积 500nm 的 SiN_x 。在本实施例中, N 型 Si 兼用作衬底和阴极电极层。

然后,在 SiN_x 上作为栅电极,用阴极溅镀法堆积 100nm 的 Ta。

在如上述那样形成的积层衬底上,用光刻和采用 RIE 的干蚀刻,

在栅电极上形成 104 个 $\phi 0.5\mu\text{m}$ 的开口区域, 在 N 型 Si 表面停止。

然后, 用磷酸蚀刻 SiN_x , 形成凹槽构造。

然后, 把如上述那样形成的积层衬底, 在 900 度氧气氛中热氧化, 只选择 N 型 Si 在表面露出的区域形成 SiO_2 。这时的 SiO_2 层为 80nm。

以下, 把栅电极开口区域作为掩模, 用 RIE 除去上述 SiO_2 层的一部分。在本工序中, SiO_2 层的剩余区域成为电子屏蔽层。

以下, 在如上述那样形成的积层衬底上, 用 CVD 法堆积 50nm 的类金刚石碳膜作为电子发射层。

把上述那样制造的电子发射元件配置在真空容器内, 配置在栅电极和阴极电极之间施加 14V 脉冲电压, 在电子发射元件上部夹着 2mm 的距离施加 10kV 电压的荧光体。

其结果, 可以得到聚束为 $37\mu\text{m}$ 的电子束。

(实施例 10)

在本实施例中, 说明图 19 所示的元件构造。

衬底 1 使用石英, 在进行充分洗净后, 在用阴极溅镀法堆积厚度 300nm 的 Ti 作为栅电极 2 后, 作为绝缘层 3 使用 CVD 法堆积 100nm 的 SiN_x 膜。

以下, 在 SiN_x 上用 CVD 法堆积 400nm 的 SiO_2 , 接着作为栅电极, 用阴极溅镀法堆积 100nm 的 Ta。

在如上述那样形成的积层衬底上, 用光刻和采用 RIE 的干蚀刻, 在栅电极上形成 104 个 $\phi 0.5\mu\text{m}$ 的开口区域, 接着, 用 RIE 法顺序蚀刻 SiO_2 、 SiN_x , 在阴极电极表面停止。这时, 在 SiO_2 和 SiN_x 的蚀刻工序中, 调节蚀刻条件以实现圆锥形状。

以下, 用缓冲氟酸, 蚀刻 SiO_2 , 形成如图 3(c) 所示的凹槽构造。

以下, 在如上述那样加工过的衬底上, 作为催化剂性导电层 100 堆积 10nm 的 Pd, 在该 Pd 层上用一般的 CVD 法有选择地生长碳纳米管层。

把上述那样制造的电子发射元件配置在真空容器内, 配置在栅电极和阴极电极之间施加 9V 脉冲电压, 在电子发射元件上部夹着 2mm

的距离施加 10kV 电压的荧光体。

其结果，可以得到聚束为 $34\mu\text{m}$ 的电子束。

(实施例 11)

分别使用从实施例 1 至实施例 10 的元件，制造被配置成 100×100 的 MTX 状的图像形成装置。作为一例，说明使用实施例 1 的元件的例子。配线，如图 14 所示是把 X 配线连接在阴极电极 2 上，把 Y 配线连接在栅电极 5 上。电子发射元件，把 104 个开口区域作为 1 像素，以横向 $30\mu\text{m}$ 、纵向 $100\mu\text{m}$ 的间距配置。在荧光体上部施加 10kV 的电压。输入信号，用图 17 所示的电路驱动。其结果，可以形成高精细的图像形成装置。

如上所述，如果采用本发明，则具备配置在衬底上的阴极电极、栅电极，具有被配置在上述阴极电极上的电子发射层的一部分区域，夹着电子屏蔽层，与该阴极电极连接的构造，通过只有选择从上述电子发射层和阴极电极连接的区域中发射电子，可以使电子发射元件生成的电子束的聚束性提高。

此外，通过适用由上述构成的电子发射元件，可以谋求电子源以及图像形成装置的高性能化。

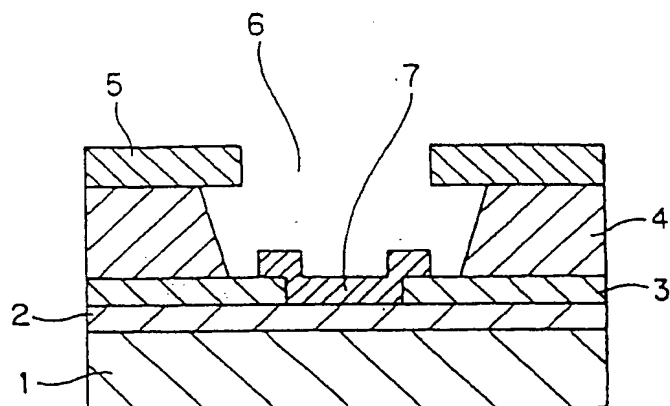


图 1A

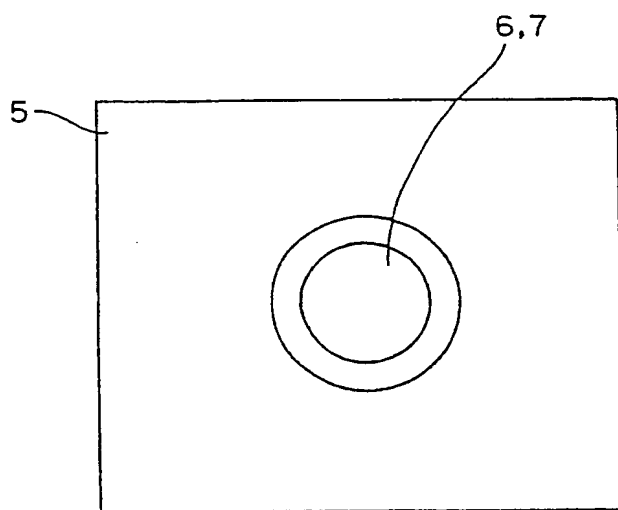


图 1B

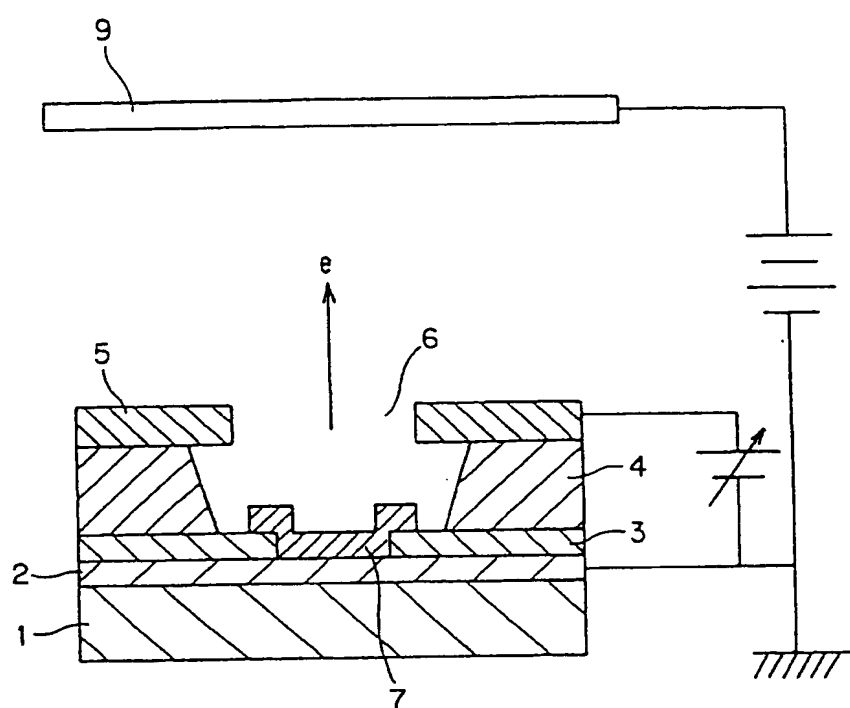


图 2

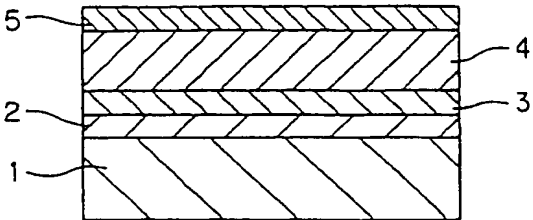


图 3A

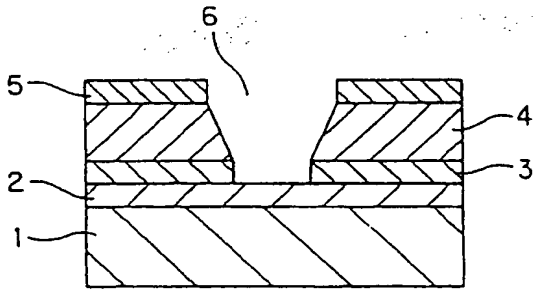


图 3B

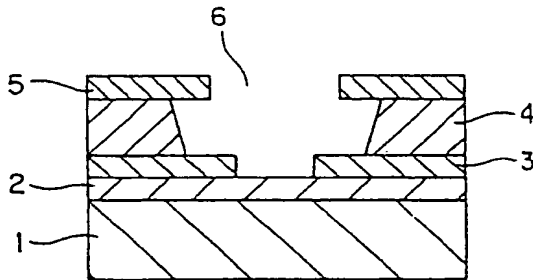


图 3C

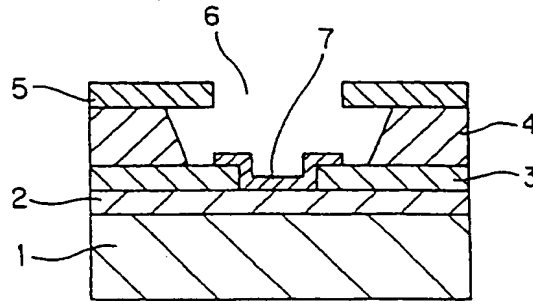


图 3D

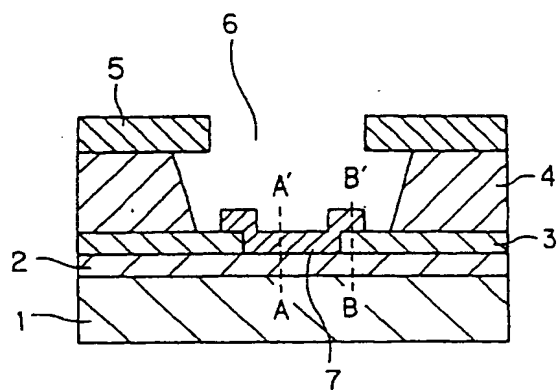


图 4A

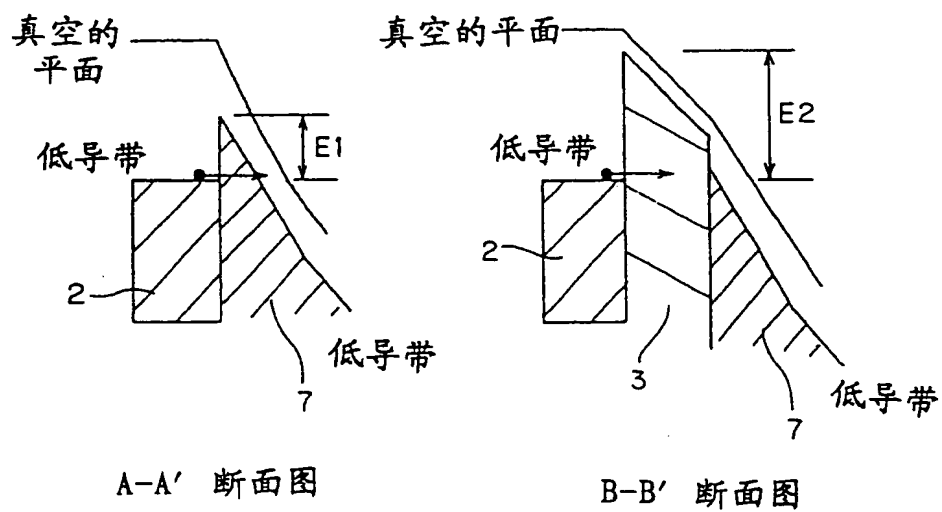


图 4B

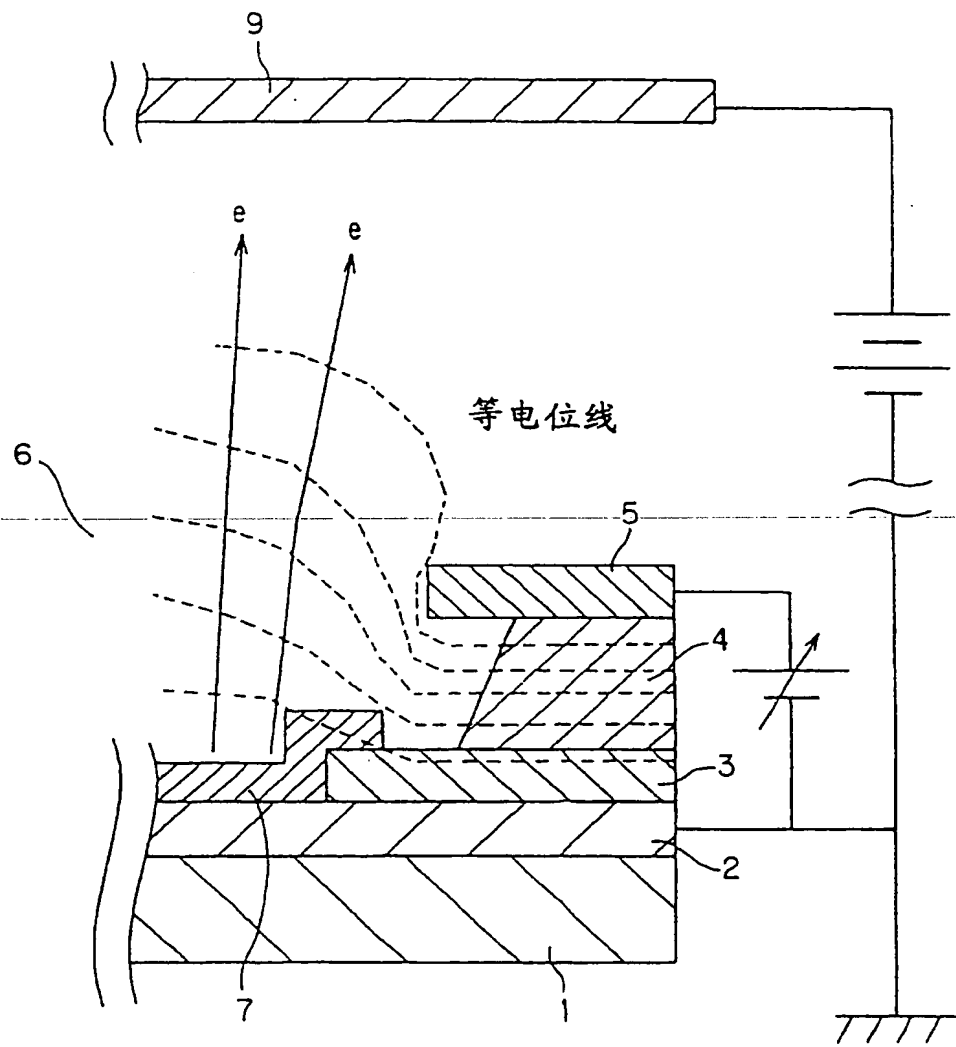


图 5

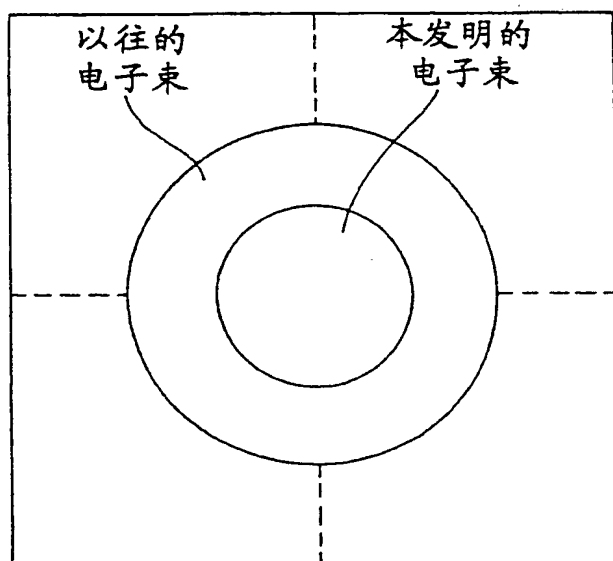


图 6

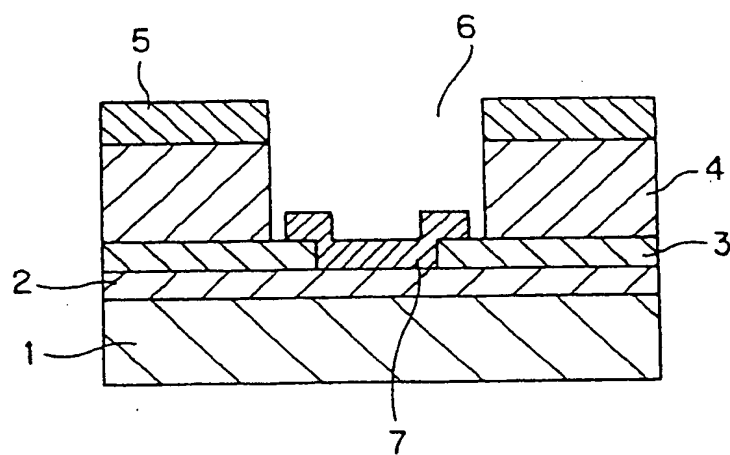


图 8

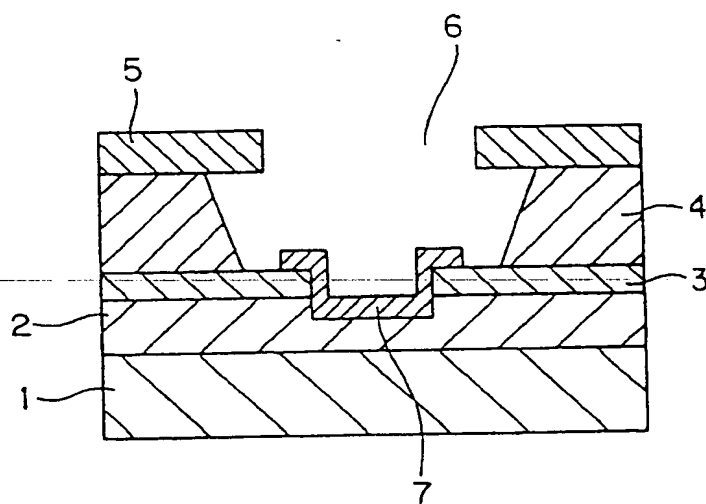


图 9

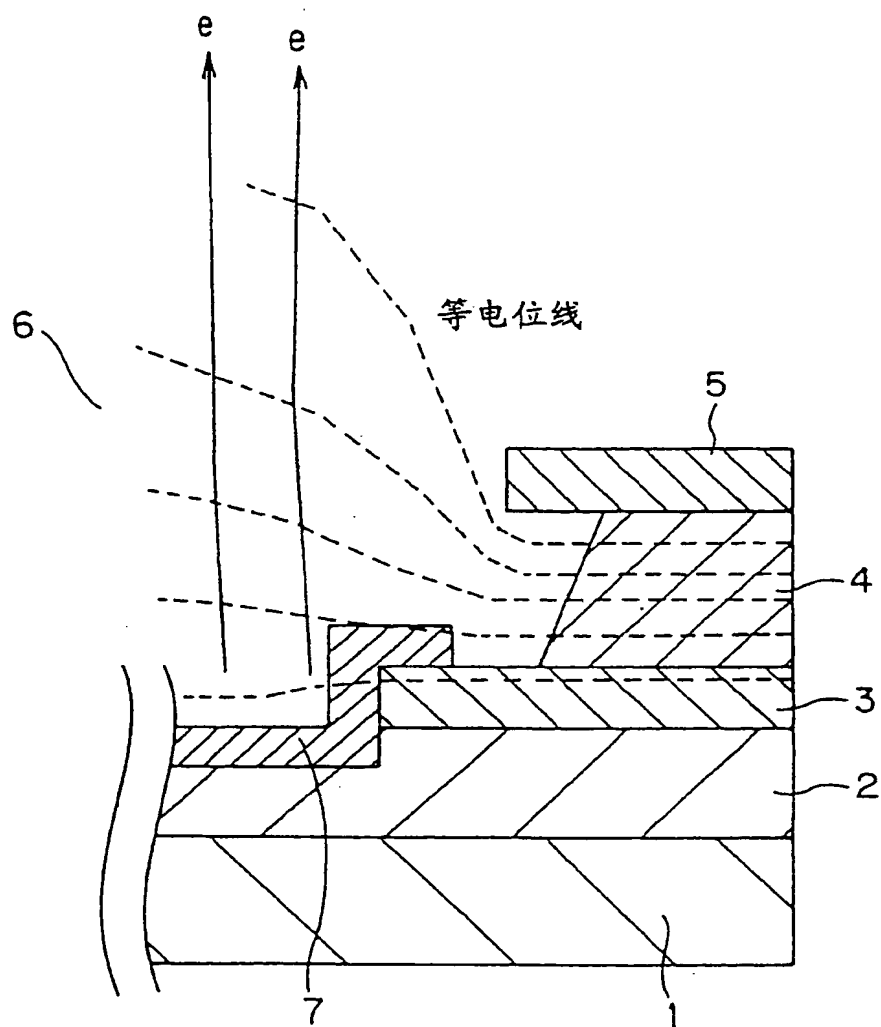


图 10

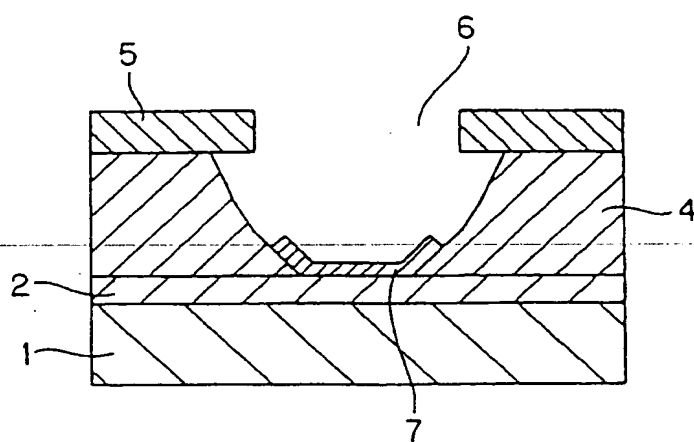


图 11

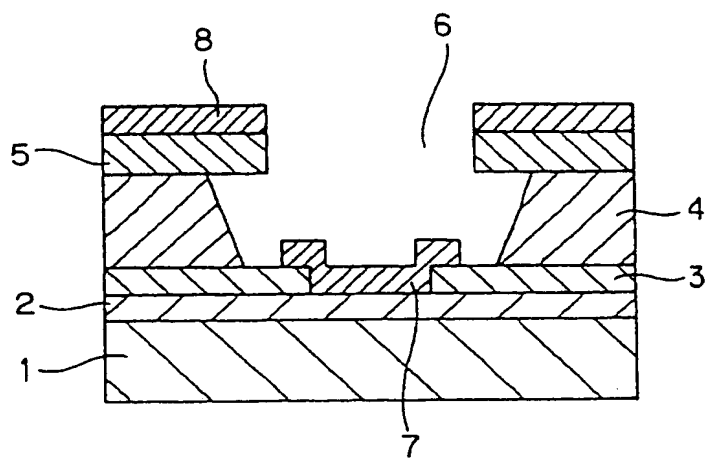


图 12

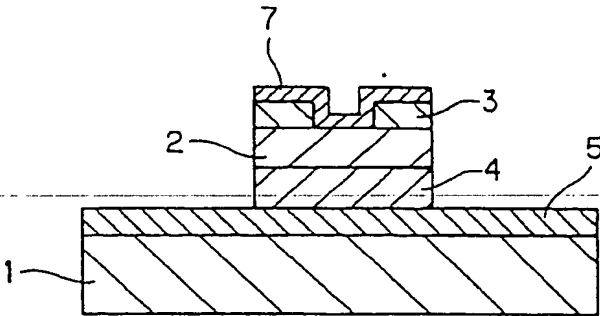


图 13

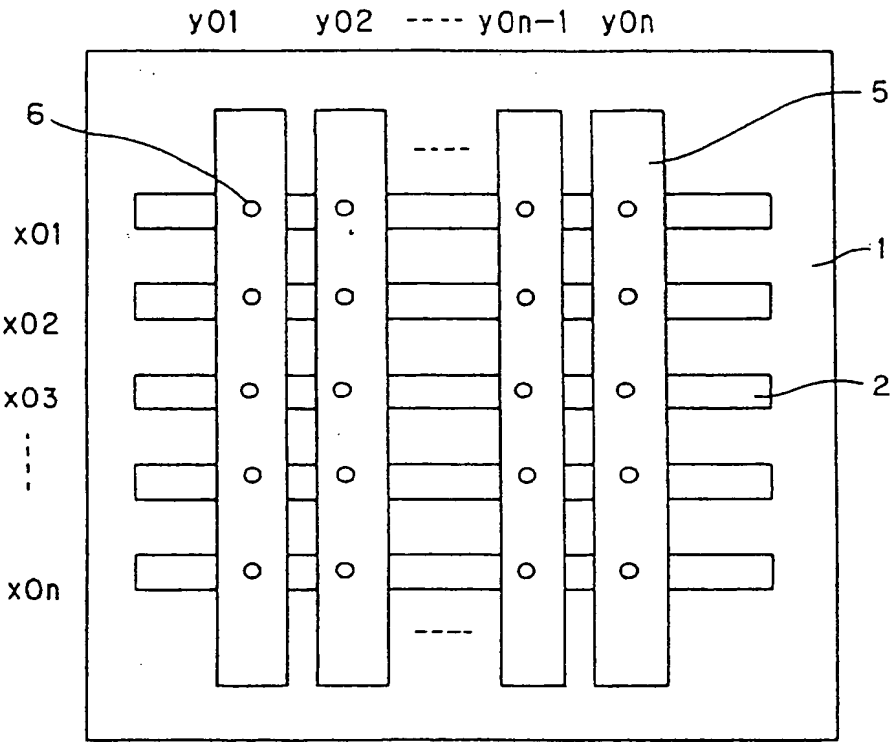
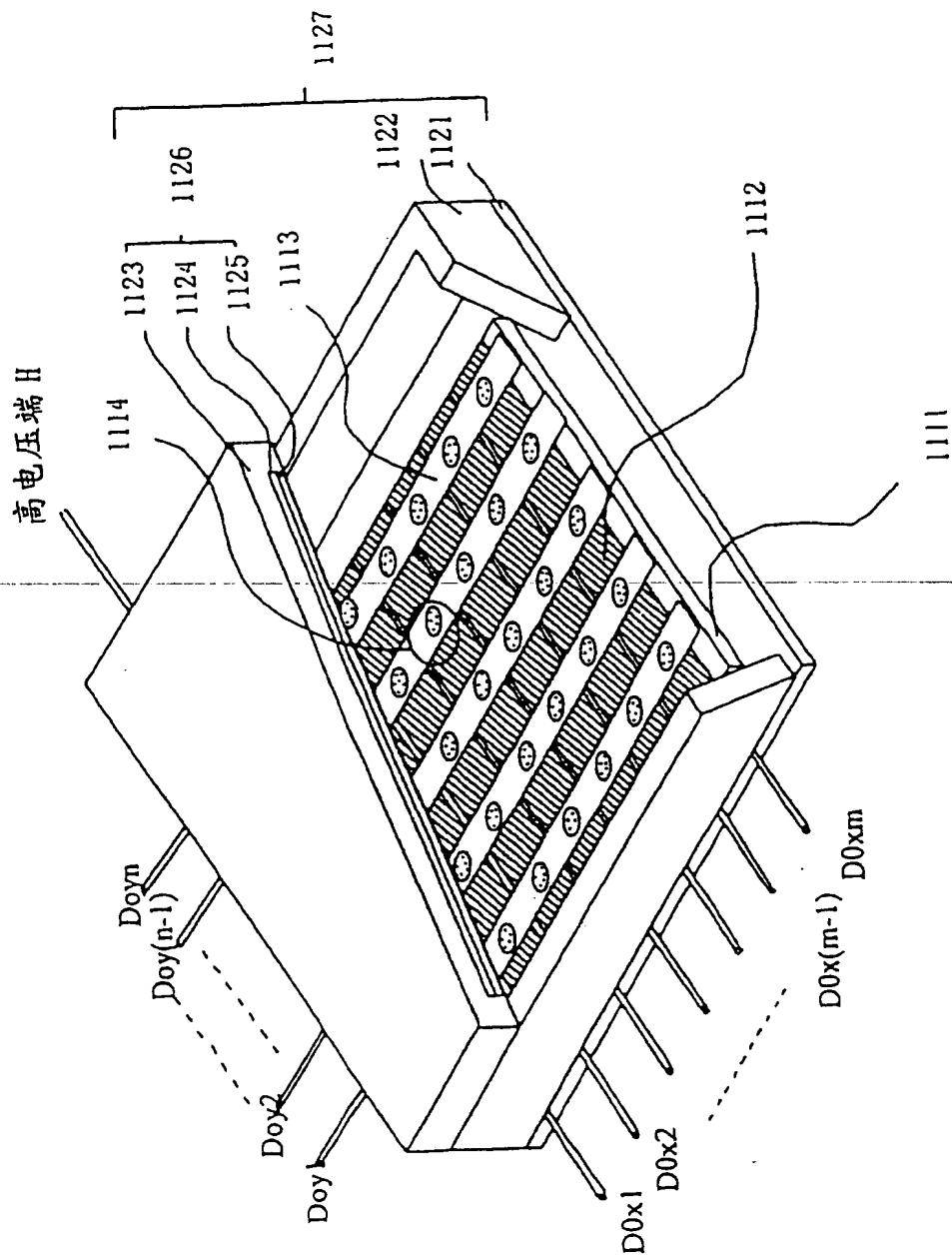


图 14



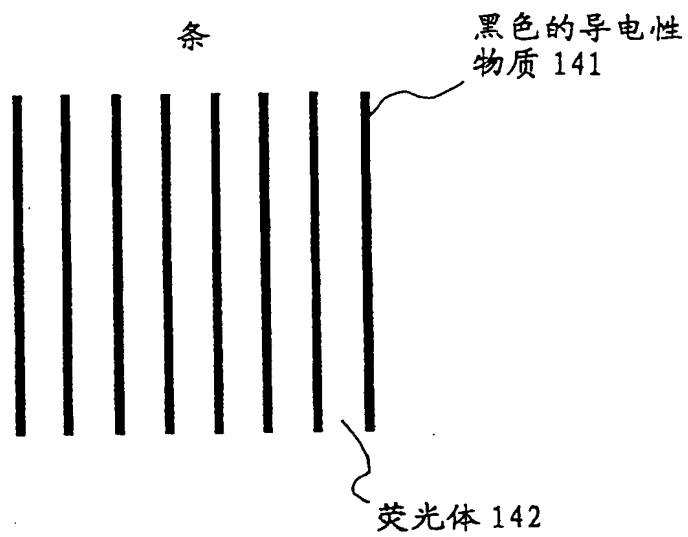


图 16A

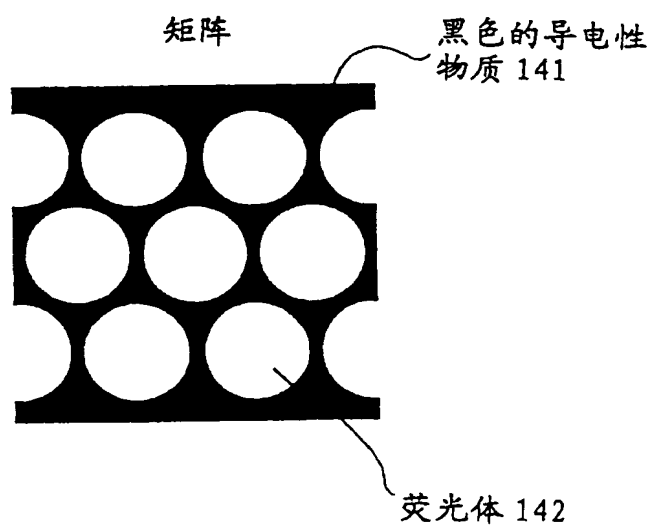


图 16B

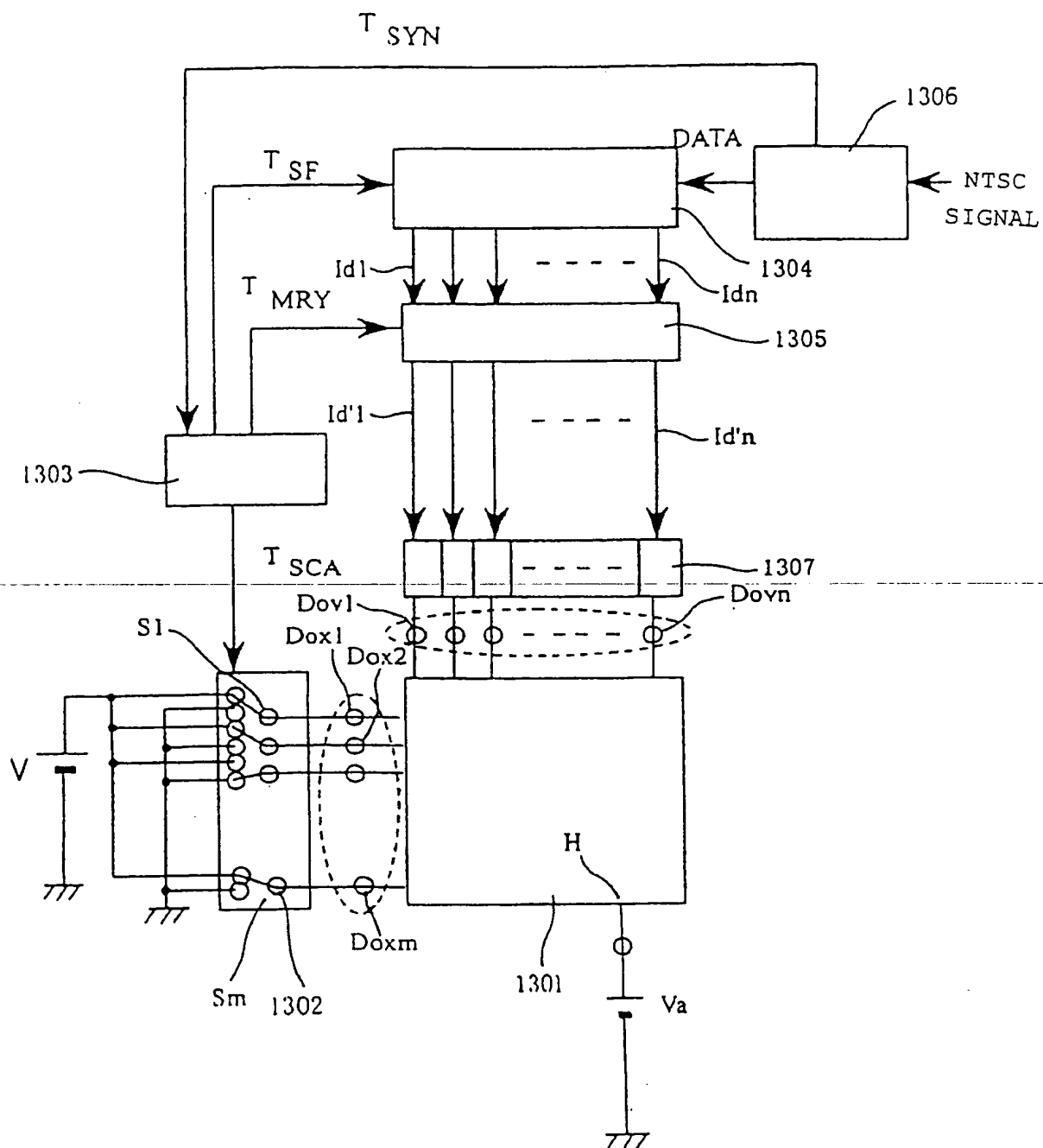


图 17

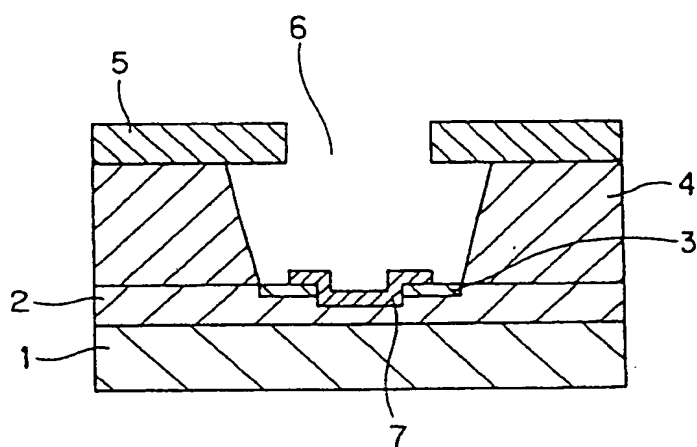


图 18

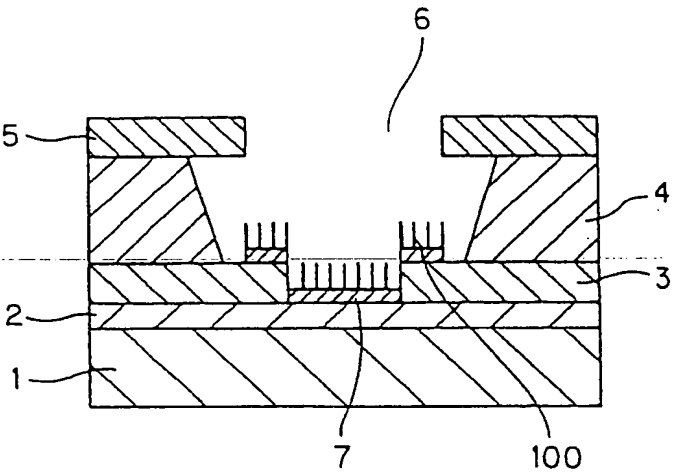


图 19

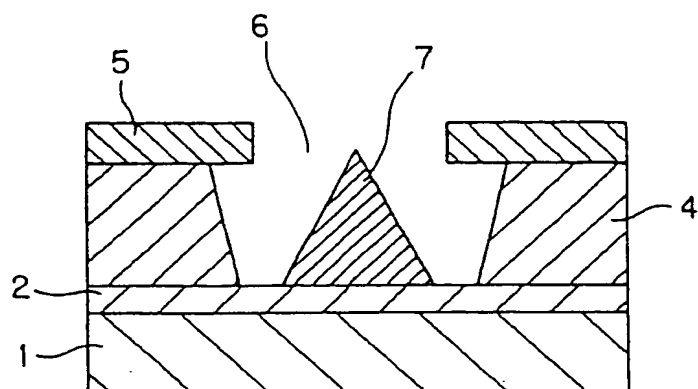


图 20

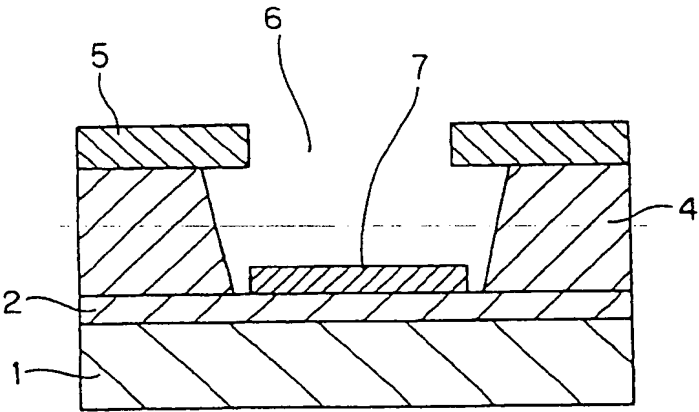


图 21

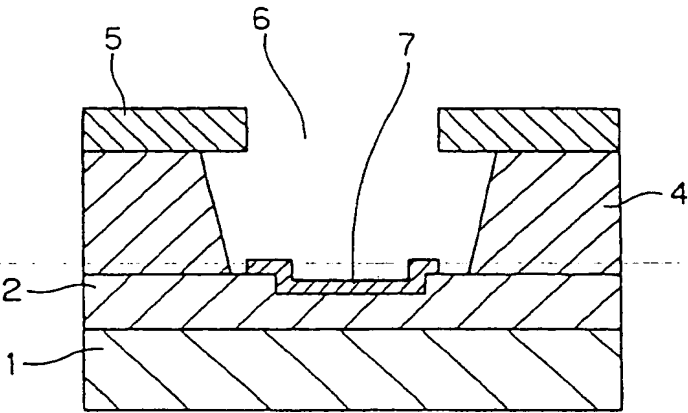


图 23

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.